
UFR IMAG - Université Joseph Fourier
Polytech' Grenoble
RICM 3

ALM (Hard) : Travail pratique N° 1

Réalisation d'un circuit combinatoire simple : l'additionneur binaire

1 Introduction

1.1 But d'ensemble

Le but de cette séance de travail est d'expérimenter facilement la conception, la réalisation et le test de systèmes logiques simples. On travaillera sur un circuit combinatoire qui réalise une addition binaire.

L'essentiel du travail est dans la préparation. Le test n'est là que pour confirmer que le circuit, s'il est bien conçu et réalisé, "marche" du premier coup. C'est l'objectif à atteindre.

1.2 Documentation et compte-rendu

Les plans accompagnant les montages de circuits sur carte wrappée doivent respecter des conventions qui permettraient à un service technique la construction, la mise au point et le dépannage de la carte réalisée.

Ces plans comportent en général 2 schémas :

- un schéma d'implantation montrant **où** sont les objets sur la carte
- un schéma logique (ou de câblage) montrant **comment** sont connectés ces objets.

Vouloir fusionner les deux conduit souvent à un enchevêtrement illisible.

Sur le schéma de câblage on fait apparaître les symboles des portes (si existant) les noms des boîtiers et le numéro des broches de ceux ci permettant de réaliser le câblage "sans réfléchir". L'ordre des broches sur le dessin par contre n'a pas d'importance.

Les notations devront être les mêmes que dans le cahier des charges (c'est-à-dire le présent document...!) et cohérentes à l'intérieur du rapport.

Le compte-rendu devra comporter :

- une partie « théorique » : simplification des expressions booléennes de l'additionneur, adaptation aux portes logique à notre disposition.

- une partie pratique : schéma de câblage découlant de la partie théorique. Résumé sur le montage physique et tests de la carte. Ce n'est pas la peine de faire le schéma d'implantation, n'ayant pas de "vraies" cartes à wrapper.

2 Etude de l'additionneur binaire

Effectuez une addition à la main de deux entiers codés en base 2 sur 4 bits.

En résumé : Pour effectuer l'addition de deux nombre entiers écrits en binaire (base 2) $A = (a_{n-1}, \dots, a_1, a_0)$ et $B = (b_{n-1}, \dots, b_1, b_0)$, a_0 et b_0 étant les poids faibles, on peut procéder de la même manière qu'en base 10, c'est à dire de manière itérative : on considère d'abord les deux bits de poids faibles a_0 et b_0 , on les additionne. Cette addition fournit le bit de poids faible du résultat noté z_0 et une retenue notée c_1 . On passe aux chiffres suivants a_1 et b_1 qu'on additionne en tenant compte de la retenue c_1 ... etc.

On obtient un schéma d'additionneur binaire constitué de n cellules identiques (voir la figure 1).

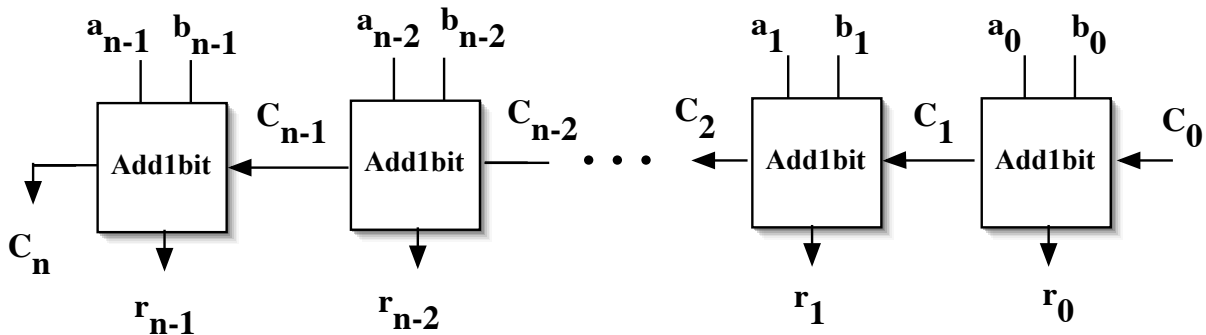


FIG. 1 – Additionneur n bits

On va s'intéresser à la réalisation d'une cellule (voir la figure 2).

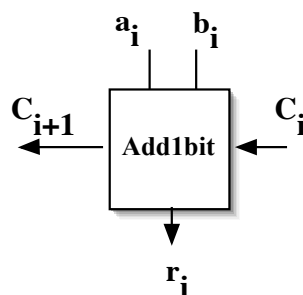


FIG. 2 – Additionneur 1 bits

2.1 Question N° 1

On note :

$$x \oplus y = \bar{x}.y + x.\bar{y}$$

$$x \otimes y = \bar{x}.\bar{y} + x.y$$

Vérifier que :

$$x \otimes y = \bar{x} \oplus y = x \oplus \bar{y} = \overline{\bar{x} \oplus \bar{y}} = \overline{x \oplus y}$$

2.2 Question N° 2

A partir des tables de vérité, établir les formules booléennes de l'addition binaire, c'est à dire :

$$c_{i+1} = g(a_i, b_i, c_i) \text{ et } z_i = f(a_i, b_i, c_i)$$

Donnez une expression de c_{i+1} à partir de portes NAND et z_i à partir de ou-exclusif (XOR noté aussi \oplus).

2.3 Question N° 3

Montrer que le circuit 74x51 réalisant la fonction $Y = \overline{A.B + C.D}$ permet de fabriquer (en utilisant aussi des inverseurs) : $x \oplus y$ et $x \otimes y$

Ce circuit s'appelle aussi un *ANDNOR22*.

2.4 Question N° 4

Un schéma d'une cellule d'additionneur binaire est donné dans la figure 3.

- Refaire ce schéma au moyen des circuits 74x00, 74x04, 74x10, 74x51 (schéma de câblage clair et lisible)
- Les entrées a_i , b_i , et c_i seront prises sur 3 interrupteurs montés en pull-up (voir schémas en Annexe).
- Les sorties z_i et c_{i+1} seront visualisées au moyen de LEDs via les adaptateurs 4050 (voir schéma en Annexe).
- Vérifier le bon fonctionnement de chacune des sorties de l'additionneur binaire.

3 Conseils de réalisation

- Il est conseillé de commencer par réaliser d'abord c_{i+1} , puis z_i si le temps vous le permet.

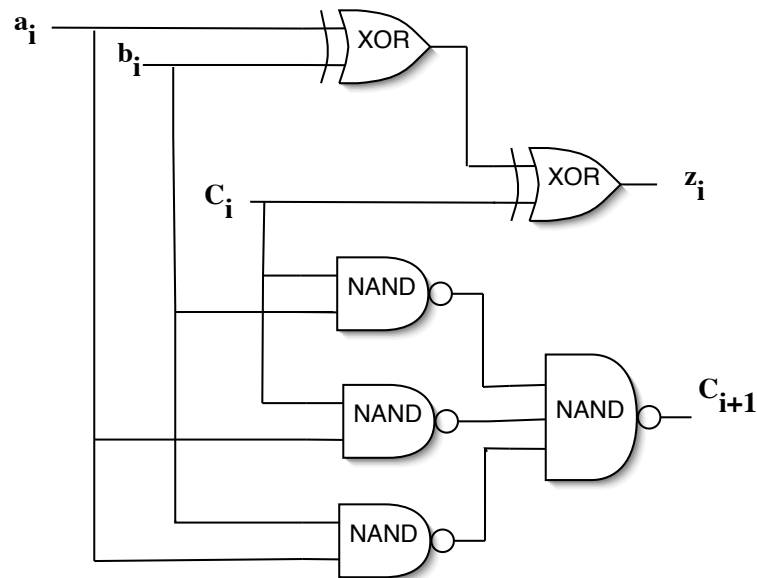


FIG. 3 – Réalisation de l'additionneur 1 bit à l'aide de portes logiques

- Par convention on réserve les fils **noirs** à la **masse** (0 volt) et les fils **rouges** à l'**alimentation** (5 volts) (**A RESPECTER lors du câblage**).
- En cas de mauvais fonctionnement (bug), commencez à vérifier les entrées et les sorties. Des voltmètres sont à votre disposition pour "débuguer".

4 Travail théorique pour le plaisir (NE PAS REALISER)

4.1 Trouver les formules booléennes de la soustraction binaire

On notera (voir la figure 4) :

- $t_0 = 0$
- $d_i = h(x_i, y_i, t_i)$ pour le résultat
- $t_{i+1} = k(x_i, y_i, t_i)$ pour la retenue

4.2 comment peut-on se servir d'un additionneur binaire pour faire la soustraction ?

Autrement dit, qu'est ce qu'il faut mettre comme « logique » autour de l'additionneur 1 bit dans la figure 5.

Remarque : il existe deux solutions. A votre avis quelle est la meilleure ?

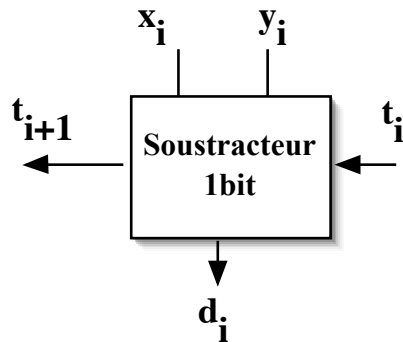


FIG. 4 – Soustracteur 1 bit

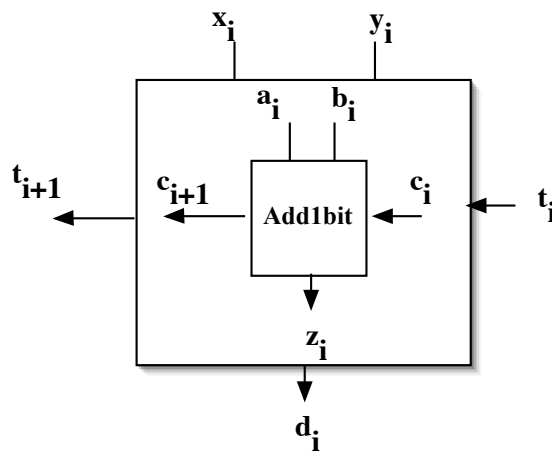


FIG. 5 – Soustracteur 1 bit à l'aide d'un additionneur 1 bit

5 ANNEXES

5.1 Dispositifs simples d'entrées et de sorties (utilisées pour le test des cartes)

On peut réaliser sur chaque montage un dispositif de test rudimentaire. C'est à dire pouvoir essayer différentes combinaisons des entrées du circuit pour se convaincre en regardant les sorties que celui-ci "marche" bien.

5.1.1 Une interface d'entrée simple : l'interrupteur

Des interrupteurs vont nous permettre de donner des valeurs aux entrées de notre circuit. Les deux montages possibles sont montrés dans la figure 6.

La résistance R doit être égal à 1 Kohms.
La sortie de ces dispositifs peut donc servir d'entrée à votre montage.

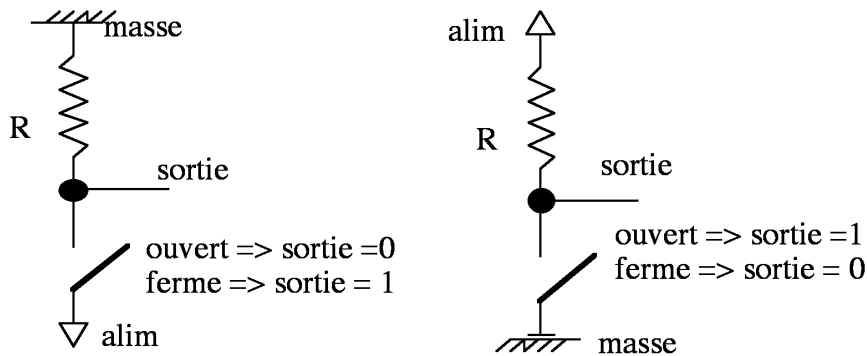


FIG. 6 – Montage pull-down et pull-up des entrées

ATTENTION avec le montage pull-down ne pas utiliser de résistance supérieure à 1 Kohms.

Pour des circuits TTL (c'est le cas ici), on utilise plutôt **le montage pull-up**.

5.1.2 L'interface de sortie : affichage d'informations logiques à travers des leds

Cela va nous permettre de visualiser la valeur des sorties du circuit.

On adapte la tension de sortie des portes T.T.L. aux LEDs (petites ampoules électriques) via un adaptateur 4050 comme le montre la figure 7

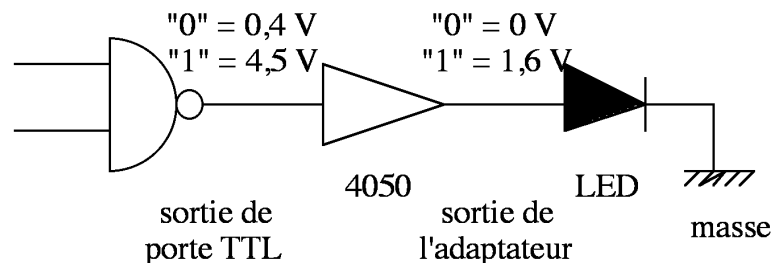


FIG. 7 – Montage de Leds pour visualiser les sorties

5.2 Brochage des circuits utilisés

La figure 8 donne la fonctionnalité des pattes d'entrées/sorties (broche) ainsi que leurs emplacements sur les circuits utilisés.

Ces circuits comportent plusieurs portes de même type, il faut faire correspondre les numéros associés aux lettres pour avoir les entrées / sorties correspondantes de chaque porte. Par exemple pour le 74x00, les deux entrées du premier NAND ($Y = \text{not}(A.B)$) sont les broches 1(1A) et 2 (1B), et la sortie correspondante la broche 3 (1Y). (le complément est noté \neg)

BROCHAGE DES CIRCUITS

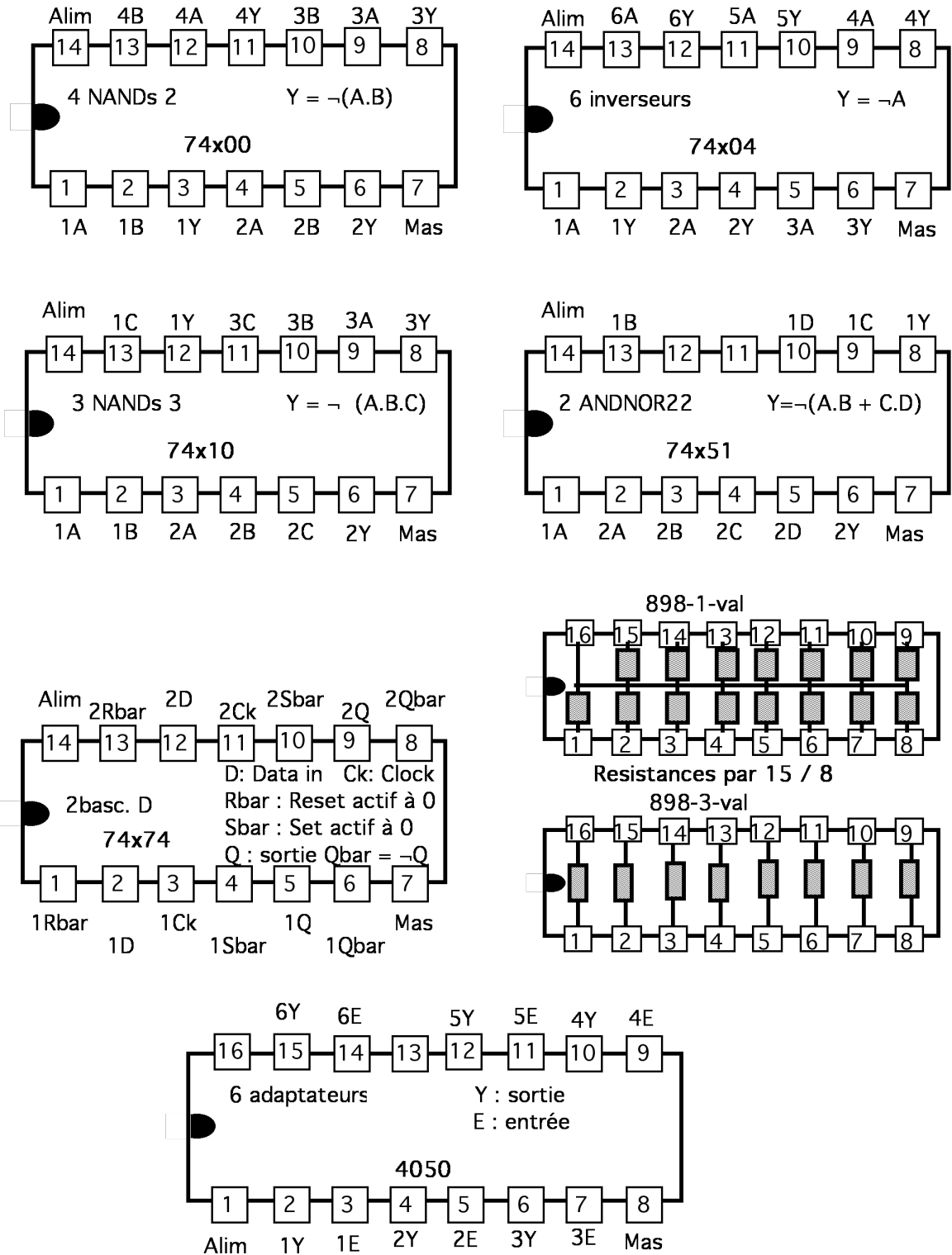


FIG. 8 – Brochage des circuits