

Réalisation d'un circuit calculant la suite de Syracuse

Vous connaissez maintenant toutes les éléments de bases (portes logiques et points de mémorisation) nécessaires à la conception de circuits complexes.

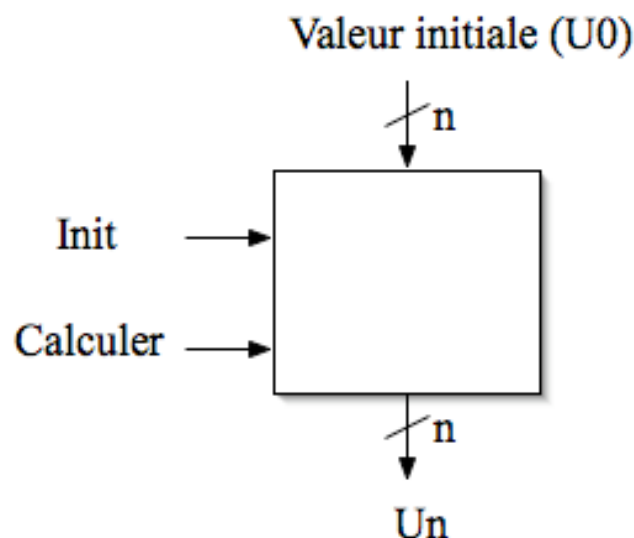
Nous allons nous intéresser ici à l'étude d'un circuit qui délivre successivement les entiers composant une suite particulière (dites de Syracuse) définie par:

$$\begin{aligned} \text{si } U_n \text{ est pair} & \quad \text{alors } U_{n+1} = U_n / 2 \\ & \quad \text{sinon } U_{n+1} = 3 * U_n + 1 \end{aligned}$$

Cette suite a la particularité de converger vers les trois valeurs 4, 2, 1 quelque soit U_0 .

Voici les spécifications du circuit à réaliser:

- Le chargement d'une valeur initiale pertinente (U_0) s'effectue en mettant cette valeur sur les n fils d'entrées "valeur initiale" et en mettant l'entrée "Init" à 1 (voir figure ci-dessous).
- U_{n+1} est calculé à chaque front montant de l'entrée "Calculer" et apparait sur les n fils de sorties.



Aides à la réalisation:

La multiplication par 3 peut se faire simplement grâce à un décalage (multiplication par deux) et une addition (ajout du nombre et de son double).

La division par deux peut se faire aussi simplement par un décalage.

Vous avez besoin d'un registre n bits (n bascules D) pour mémoriser à tout moment U_n .

Pour le calcul de U_{n+1} , une façon simple de procéder est de calculer à tout moment les deux possibilités de U_{n+1} et de choisir entre les deux grâce au premier bit de U_n .

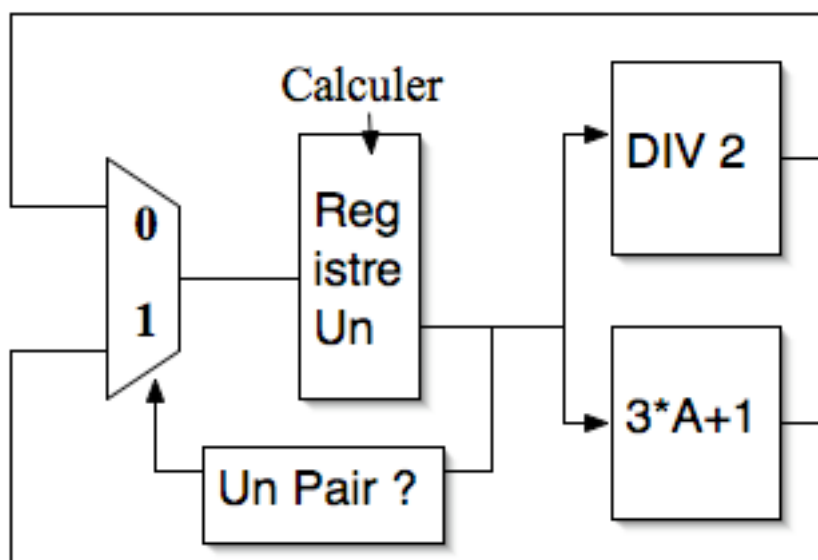
Pour initialiser le circuit avec U_0 , il y a deux possibilités:

1- on peut se servir des entrées d'initialisation des bascules (Setbar et Clearbar) et d'un peu de « logique ».

2- on peut "amener" à l'entrée (à mémoriser) du registre, la valeur initiale ou le résultat du calcul précédent suivant la valeur de l'entrée init. Dans ce cas, il faut forcément qu'il y est au moins un front montant sur l'entrée "calculer" pour que la valeur initiale soit prise en compte.

Pour les bricoleurs : On peut ajouter un détecteur de passage à 1 qui inhibe l'horloge (dans le circuit, pas dans les données de simulation) pour que la sortie du circuit cesse d'évoluer quand elle atteint 1. On peut ajouter aussi une sortie permettant de savoir si il y a débordement (le résultat est faux).

SCHEMA DU CIRCUIT (sans l'initialisation):



Pour ceux qui veulent aller plus loin : faire une description du circuit en donnant la description d'une tranche sur un bit puis en assemblant n tranches.